

ENGINE GENERATOR

Publication number: JP2002051591

Publication date: 2002-02-15

Inventor: SHIMIZU MOTOHISA; NAKAMURA MASAFUMI

Applicant: HONDA MOTOR CO LTD

Classification:

- International: H02J7/14; H02P9/00; H02P9/04; H02J7/14; H02P9/00;
H02P9/04; (IPC1-7): H02P9/00; H02J7/14; H02P9/04

- european:

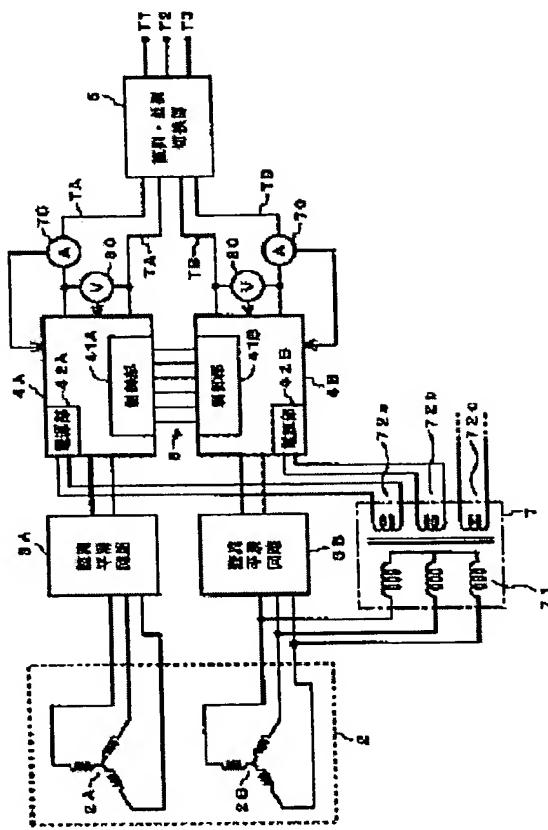
Application number: JP20000233143 20000801

Priority number(s): JP20000233143 20000801

[Report a data error here](#)

Abstract of JP2002051591

PROBLEM TO BE SOLVED: To provide an engine generator which is high in generation efficiency. **SOLUTION:** An engine generator, which includes an AC generator driven by engine, a rectifying circuit 3 for rectifying the main output generated at the output end of the above AC generator 2, and an inverter circuit 4 for converting the output of the rectifying circuit 3 into AC voltage, possesses a converter 7 where the output end of the AC generator 2 is connected to its primary side, and herein a part of the main output of the AC generator 2 is taken out of a plurality of sub coils 72a, 72b, and 72c constituting the secondary side of the transformer 7, and it is utilized as the power source for each inverter 4A and 4B or the charge power source for a battery.



(5)Int.Cl.	識別記号	P 1	トヨタ (登録)
H02P 9/00		H02P 9/00	A 5G060
H02J 7/14		H02J 7/14	A 5H590
H02P 9/04		H02P 9/04	J

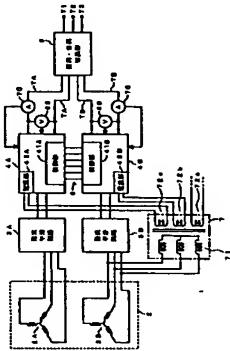
審査請求 未請求 請求項の数5 OL (全7頁)

(21)出願番号	特願2000-233143 (P2000-233143)	(7)出願人	000005328
(22)出願日	平成12年8月1日 (2000.8.1)	本田技術研究所株式会社	
		東京都新宿区南青山二丁目1番1号	
(72)発明者	清水 元寿	清水 元寿	
	埼玉県和光市中央一丁目4番1号 株式会社本田技術研究所内	埼玉県和光市中央一丁目4番1号 株式会社本田技術研究所内	
(74)代理人	100084870	中村 駿史	
		埼玉県和光市中央一丁目4番1号 株式会社本田技術研究所内	
		弁理士 田中 駿史 (外1名)	

最終頁に続く

(54)【発明の名前】 エンジン発電機

(57)【要約】
【課題】 発電効率の高いエンジン発電機を提供する。
【解決手段】 エンジンにより駆動される交流発電機2、前記交流発電機2の出力端に発生するメイン出力を整流する整流回路3、および整流回路3の出力を交流電圧に変換するインバータ回路4を含むエンジン発電機において、交流発電機2の出力端が一次側に接続された変圧器7を具備し、交流発電機2のメイン出力の一部を変圧器7の二次側を構成する複数のサブコイル72a、72b、72cから取り出し、各インバータ4A、4Bの電源やバッテリの充電電源として利用する。



3
T1、T2、T3に接続されている。出力側TA、T Bには出力端子および出力端子を有するため電流検出回路70および電圧検出回路80がそれぞれ設けられている。さらに、各インバータ回路4A、4Bの各部御部41A、41B間に通信信号および同期信号が送受される。

【0015】前記3相メイン巻線2Bの出力端にはトランジスト7の一次コイル71が接続されている。トランジスト7の二次側には3つのサブコイル72 (72a、72b、72c) が二次コイルとして接続されている。サブコイル72a、72bはインバータ電源コイルであり、それらはインバータ回路4A、4Bの各巻線部2A、2Bへ駆動電力を供給する。サブコイル72cは、内部バッテリ(図示せず)へ充電電流を供給するための充電コイルである。

【0016】このように、本実施形態では発電機2の出力の一部をトランジスト7を介して取り出し、インバータ電源やバッテリへ充電電源等の内部電源として利用する。

【0017】さらに、本実施形態ではトランジスト7の二次側を複数のサブコイル72a、72b、72cで構成したので、内部電源として必要な電力を応じてトランジスト7の一次コイル71と二次コイル72との巻線比を設定すれば、交流発電機のメイン出力から必要な電力を取り出すことができる。発電効率を向上させることができる。

【0018】さらに、本実施形態ではトランジスト7の二次側を複数のサブコイル72a、72b、72cで構成したので、内部電源として必要な電力を応じてトランジスト7の一次コイル71と二次コイル72との巻線比を設定すれば、交流発電機のメイン出力から内部電源として必要な電力を正確に取り出せるようになる。

【0019】図2は、前記インバータ回路4の要部構成を示したブロック図である。なお、前記2つの系統(マスター4A、スレーブ4B)は、同様の構成であるので、ここでは一方(マスター4A)についてのみ説明する。

【0020】エンジン1の出力はストップ1aの開度によって制御される。ストップ1aの開度はステッピングモーター1bによって検出される。整流回路3は、サイリスタブリッジ回路3aおよび平滑回路3bからなる。平滑回路3bの後段には、電界効果トランジスタ(FET)ブリッジ4aおよび平滑回路4bを含む。FETブリッジ4aおよび平滑回路4bは、前記2つの系統(マスター4A、スレーブ4B)共に接続されている。

【0021】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0022】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0023】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0024】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0025】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0026】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0027】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0028】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0029】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0030】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0031】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0032】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0033】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0034】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0035】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0036】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0037】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0038】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0039】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0040】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0041】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0042】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0043】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0044】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0045】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0046】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0047】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0048】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0049】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0050】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0051】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0052】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0053】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0054】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0055】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0056】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0057】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0058】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0059】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0060】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0061】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0062】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0063】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0064】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0065】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0066】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0067】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0068】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0069】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0070】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0071】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0072】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0073】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0074】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0075】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0076】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0077】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0078】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0079】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0080】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0081】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0082】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0083】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0084】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0085】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0086】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0087】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0088】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0089】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0090】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0091】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0092】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0093】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0094】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0095】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0096】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0097】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0098】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0099】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0100】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0101】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0102】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0103】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0104】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0105】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0106】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0107】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0108】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0109】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0110】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0111】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0112】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0113】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0114】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0115】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0116】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

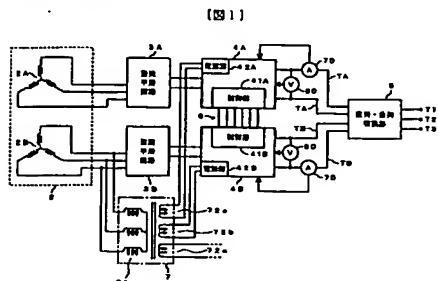
【0117】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続される。

【0118】FETブリッジ4aの出力は、前記2つの系統(マスター4A、スレーブ4B)の各部御部41A、41Bに接続

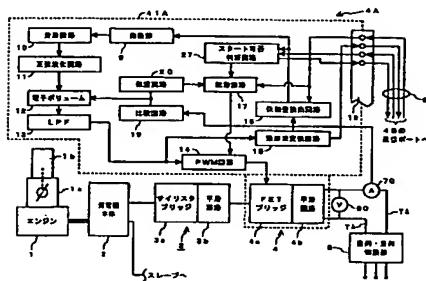
電力を正確に取り出せるので、発電効率をさらに向上させることができます。
 【図面の簡単な説明】
 【図1】 本発明の一実施形態の全体構成を示したブロック図である。
 【図2】 図1のインバータ回路の構成を示したブロック図である。
 【図3】 通信ポートの構成例を示す図である。
 【図4】 インバータ回路の起動制御を示すフローチャートである。

* トである。

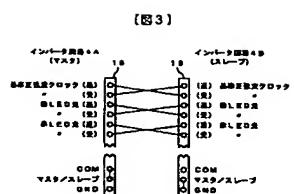
【図5】 直列・並列切換部の接続例を示す図である。
 【図6】 従来技術のブロック図である。
 【図7】 本発明の一実施形態の全体構成を示したブロック図である。
 【図8】 図7のインバータ回路の構成を示したブロック図である。
 【図9】 通信ポートの構成例を示す図である。
 【図10】 インバータ回路の起動制御を示すフローチャートである。



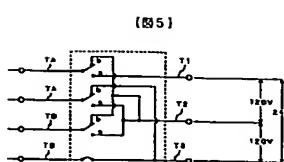
[図1]



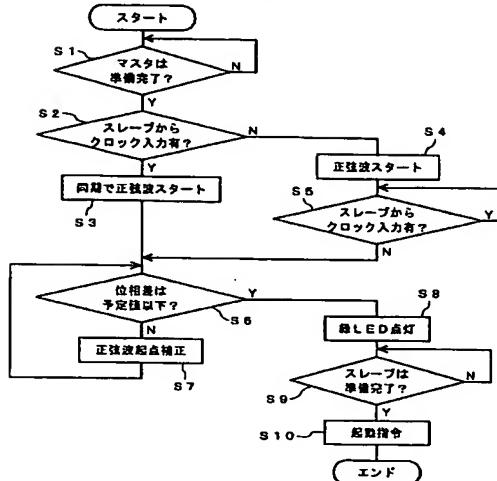
[図2]



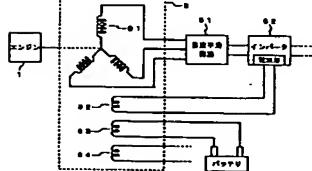
[図3]



[図4]



[図5]



[図6]

フロントページの続き

Fターム(参考) SG060 AA20 BA02 BA06
 SH550 AA02 AB03 CA07 CC24 CC32
 CC34 CD01 CD03 EA01 EA07
 EB12 EB34 FA01 FA05 FA09
 FB02 FC14 FC27 GA02 GA04
 HA02 HA04 HA05 HA27 JA13
 JB14 JB15 KK02